32bit RISC CPU “TH32” の仕様 *(2)*

ちゃ～班プロジェクトチーム

Dec 15. 1997

Credits

© *Dec. 1997 Char-han Project.*

本文書の内容は現時点での仕様であり、一部に実現目標を含みます。本文書の内容は将来にわたっての機能の保証をするものではなく、内容は任意の時点で予告なく変更されます。(^^;

TH32 の命令フォーマット

✧ 命令フォーマットは *2* 種類

- *format 1:* ほとんどの命令
  - *6bit: destination*
  - *10bit: instruction*
  - *5bit: 1st operand (reg)*
  - *11bit: 2nd operand (imm or reg)*
- *format 2: 16bit* 即値命令 *(branch, set)*
  - *6bit: destination*
  - *10bit: instruction*
  - *16bit: imm*

TH32 の演算命令

- *ADD, SUB : 32bit* の加減算命令
- *CSUB :* 条件つき減算
- *AND, OR, XOR:* 論理演算
- *SER1, SER8:* 一般化されたシフト演算
- *UNI*:* 一般化された *16bit* 操作
- *SETHI, SETLO:* 大きな即値のロード
  符号なし *16bit* 即値は *1* 命令で *load* 可能 *(SETLO0)*
  符号つき *10bit* 即値は各命令に指定可能

TH32 のメモリ関連命令

- *STORE:* メモリ・*IO* 書き込み
- *LOAD:* メモリ・*IO* 読み込み
- *ADDR, MUL:* 読み込みアドレス指定
- *ADDR, LOAD* の複合によるバーストアクセス
  メモリの *RD* 信号を変化させずにアドレスを変化
  1 命令で「読み込み + 次のアドレス指定」を実現

TH32 の分岐命令

✧ *Delay slot* は *2* 命令

✧ 条件分岐 *12* 種 + 無条件分岐 *1* 種

零・非零・比較 *4* 種× *2*・最上位 *bit* × *2*

✧ レジスタ間接 と 即値をサポート

CALL sub	**RET**
BA sub	*BA r15*
SETLO0 r15, $+2	*NOP*
NOP	*NOP*

TH32 の外部バス

- 変形ハーバードアーキテクチャ
- *17bit* アドレスと *32bit* データ
- プログラム側バスとデータ側バスを時分割で共有
  - $K = 1$: プログラム側バス
  - $K = 0$: データ側バス
- エッジトリガフリップフロップによる同期動作
  双方がクロックのエッジで信号を切替え
  - $K \searrow$: プログラム側バス
  - $K \nearrow$: データ側バス

TH32 のプログラム側バス

✧ バス分離回路の後は単純な *ROM* の接続

✧ *1data/clock* で連続アクセスする

✧ *15bit address* × *32bit data* = *128k octets*

✧ *RAM* の場合、書き込みは別回路を用いる

TH32 のデータ側バス

✧ プログラム以外の全ての入出力を管理

✧ *Memory-mapped IO (for RS232C)*

✧ 書き込みデータはラッチに保持

✧ メモリの連続アクセス *(IO* 除く*)*

✧ *17bit address* × *32bit data = 512k octets space*

種別	アドレス	*bit* 幅	容量
データ *RAM*	*00000 ~ 07FFF*	*32*	*128k octets*
IO	*08000 ~ 0FFFF*	*8*	*32k octets*
乗算表	*10000 ~ 1FFFF*	*16*	*128k octets*